

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平3-95939

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)4月22日

H 01 L 21/338

29/784

9058-5F H 01 L 29/78 3 1 1 Y

審査請求 未請求 請求項の枚数 8 (全10頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-233942

⑰ 出 願 平1(1989)9月7日

⑱ 発 明 者 近 藤 茂 樹 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑱ 発 明 者 西 田 彰 志 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑱ 発 明 者 水 谷 英 正 東京都大田区下丸子3丁目30番2号 キャノン株式会社内
 ⑲ 出 願 人 キャノン株式会社 東京都大田区下丸子3丁目30番2号
 ⑲ 代 理 人 弁理士 篠森 久夫

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 絶縁基体上に結晶性半導体薄膜を形成してなる半導体装置の製造方法において、前記の結晶性半導体薄膜の上下両側に、水素の拡散に対してバリアとなる第1、第2の絶縁膜をそれぞれ形成する工程と、前記の半導体薄膜中に水素を導入する工程と、その後熱処理を行う工程と、を含むことを特徴とする半導体装置の製造方法。

(2) 前記の水素の拡散に対してバリアとなる絶縁膜として、熱圧CVD法、あるいは、プラズマCVD法で形成した窒化シリコン膜を用いることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(3) 前記の水素の拡散に対してバリアとなる絶縁膜として、プラズマCVD法で形成した窒化酸化シリコン膜を用いることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(4) 前記の結晶性半導体薄膜材料が、シリコンであることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(5) 前記の水素の導入は、水素を含んだ前記の絶縁膜からの水素の拡散によることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(6) 前記の水素の導入は、水素を含んだプラズマによることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(7) 前記の水素の導入は、イオン注入によることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(8) 前記の熱処理の温度は、非晶質シリコンが多結晶化する温度であることを特徴とする特許請求の範囲第1項、第4項または第5項に記載の半導体装置の製造方法。

3. 発明の詳細な説明

【産業上の利用分野】

本発明は、絶縁基体上に形成した薄膜トランジ

特開平3-85939(2)

スタの製造方法に関する。

【従来の技術】

従来、絶縁基板上の薄膜トランジスタ（以下、TFTと称す）は、第3図に示すように、ガラスなどの絶縁基板11上に、半導体薄膜12を形成し、そこに電極を作り込んで構成されていた。

また、近年、TFTの特性向上のため、半導体薄膜として、結晶性半導体薄膜を用いることがよくあられる。ここでいう結晶性半導体とは、通常使用されている単結晶ウエハに比べると、欠陥が多く存在している多結晶半導体や、内部に1個以上の結晶粒界をもつ多結晶半導体という。

【発明が解決しようとする課題】

しかし、上記の従来例では、結晶性半導体薄膜と基板との界面に、数多くの界面単位13が存在し、この界面単位の影響で、たとえば、MOSFETを作成した場合、チャネル部でキャリアが単位にトラップされ、いわゆるバックチャネルを形成し、閾値電圧の変動や、 v_{gs}/v_{ds} 比の低下など、素子特性の劣化をもたらしていた。

半導体薄膜を形成してなる半導体装置の製造方法において、前記の結晶性半導体薄膜の上下両側に、水素の拡散に対してバリアとなる第1、第2の絶縁膜をそれぞれ形成する工程と、前記の半導体薄膜中に水素を導入する工程と、その後熱処理を行う工程と、を含むことを特徴とする半導体装置の製造方法に存在する。

【作 用】

水素を導入した結晶性半導体薄膜を熱処理することにより、水素が薄膜中に拡散し、結晶性半導体薄膜と基板との界面に存在する界面単位が水素によってトラップされ、界面単位の数を減らし、TFTなどの半導体装置の電気特性を向上させることが期待できる。

また、薄膜に拡散した水素は、薄膜中の欠陥単位や、結晶粒界の界面単位にトラップされることにより、TFTなどの半導体装置の電気特性を向上させることが期待できる。

さらに、水素の拡散に対してバリアとなる絶縁膜として、窒化シリコン膜を基板と半導体薄膜と

また、基板にガラスなどの安価な材料を用いると、基板材料中に含まれる Na^+ などのアルカリイオンが、プロセス中の熱処理によって移動し、基板との界面やシリコン薄膜中に可動イオンとして存在し、素子特性の劣化や、信頼性に問題を生じさせていた。

これらの問題に対して、たとえば、素子形成後、素子の保護膜として、プラズマ(CV)法による窒化シリコン膜による水素パッシベーションを用いて、シリコン薄膜内の単位を減らし、移動度を高くすることが行われてきた。また、アルカリイオン汚染防止のために、高純度石英や無アルカリガラスなどを基板として用いる場合もある。

しかし、上記の方法によっても基板との界面の問題は解決されていない。また、高純度石英や無アルカリガラスなどの基板は、高価であり、大面積の基板に安価でTFTを形成するには問題があった。

【課題を解決するための手段】

本発明の第1の要旨は、絶縁基体上に結晶性半

導体の間に形成することにより、ガラスなどの基板からの Na^+ などのアルカリイオンに対するブロッキングの効果が生じ、信頼性の向上が期待できる。

そのうえ、半導体薄膜上に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、薄膜中に拡散した水素のout-diffusionを防止し、上述の効果をさらに安定して得ることが期待できる。

なお、導入する水素の量としては数%～数十atm%が好ましい。

（実施形態）

第1図は、本発明を特徴づける半導体装置の断面図である。

本発明の第1の実施形態としては、まず、ガラスなどの絶縁基板11上に、水素の拡散に対してバリアとなる第1の絶縁膜として、たとえば、プラズマCV法で、基板温度100℃～300℃で窒化シリコン膜12を形成する。この窒化シリコン膜12中には、数%～数十atm%の水素が含まれる。

特開平3-95939(3)

その後、窒化シリコン膜12を形成した温度と同程度かそれ以下の温度で結晶性シリコン薄膜13を形成する。結晶性シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された多結晶シリコンや、後々の提案しているプラズマCVD法において、成膜雰囲気中へのH₂などのハロゲン化水素ガスの添加効果によって得られた大粒徑多結晶シリコンを用いることができる。プロセス温度の低減化および電気特性上の観点から後々の提案している大粒徑多結晶シリコン薄膜が本発明例に最も適当である。

次に、水素の拡散に対してバリアとなるような第2の絶縁膜14を結晶性シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、第1の絶縁膜と同様にして、プラズマCVD法で形成した窒化シリコン膜や窒化酸化シリコン膜を用いることができる。

次に、H₂、H₂O、H₂あるいはそれらの混合ガスを雰囲気下で、水素の拡散に対してバリアとなる第1

ができる。

本発明の第1の実施態様としては、まず、ガラスなどの絶縁基板11上に、水素の拡散に対してバリアとなる第1の含む絶縁膜として、たとえば、プラズマCVD法で、基板温度200℃～300℃で窒化シリコン膜12を形成する。この窒化シリコン膜12中には、数%～数十wt%の水素が含まれている。

その後、窒化シリコン膜12を形成した温度と同程度かそれ以下の温度で非晶質シリコン薄膜13を形成する。非晶質シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された非晶質シリコンや、多結晶シリコンSi'をイオン注入して非晶質化したものなどが用いられる。

次に、水素の拡散に対してバリアとなるような絶縁膜14を非晶質シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、第1の絶縁膜と同様にして、プラズマCVD法で形成した窒化シリコン膜や窒化酸化シリコン膜を用い

る絶縁膜、たとえば、窒化シリコン膜、を形成した温度より高い温度(300℃～500℃)で熱処理を行う。

この熱処理中に、窒化シリコン膜中に存在する水素が、結晶性シリコン薄膜中に拡散することにより、下地界面に存在する界面準位や、結晶性シリコン薄膜中の欠陥準位や、結晶性シリコンの粒界に存在する界面準位にトラップされ、下地界面でのバックチャネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板からのH₂⁺などのアルカリイオンに対してブロッケイングの効果を持たせ、信頼性が向上する。

また、結晶性シリコン薄膜両面に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン薄膜表面からのout-diffusionを防止でき、水素によるパシベーション効果を高めること

ることができる。

次に、H₂、H₂O、H₂あるいは、それらの混合ガスを雰囲気下で、水素を含む絶縁膜12、たとえば、窒化シリコン膜、を形成した温度より高い温度(300℃～500℃)で熱処理を行う。

この熱処理の温度については、形成した非晶質シリコンが、固相結晶成長し、結晶化する温度に設定することが、より高性能なTFTを作るうえで望ましい。

この熱処理中に、非晶質シリコンが結晶化するのと同時に、窒化シリコン膜中に存在する水素が、熱処理により非晶質シリコンが結晶化したシリコン中に拡散することにより、下地界面に存在する界面準位や、結晶性シリコン薄膜中の欠陥準位や、結晶性シリコンの粒界に存在する界面準位にトラップされ、下地界面でのバックチャネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板

特開平3-95939(4)

からの H^+ などのアルカリイオンに対してブロッキングの効果を持たせ、信頼性が向上する。

また、非晶質シリコン薄膜両面に水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン表面からのout-diffusionを防止でき、水素によるパシベーション効果をさらに高めることができる。

本発明の第3の実施態様としては、まず、絶縁基板11上に、水素の拡散に対してバリアとなる第1の絶縁膜として、たとえば、プラズマCVD法や減圧CVD法で、窒化シリコン膜12を形成する。

その後、結晶性シリコン薄膜13を形成する。結晶性シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された多結晶シリコンや、非晶質シリコンをアニールし、再結晶化したものや、我々の提案しているプラズマCVD法において、成膜雰囲気中への H_2 などのハロゲン化水素ガスの添加効果によって得られた大粒径多結晶シリコンや本出願人が特願昭62-73821号、特願昭62-

73830号で提案しているところの大粒径多結晶シリコンや、本出願人が特願昭62-107810号で提案しているところの非晶質基板の上に形成した単結晶シリコンなどが用いられる。

次に、プラズマCVD装置を用いて、チャンバー内に水素ガスを導入した後、放電を起こし、水素プラズマにより、結晶性シリコン薄膜中に水素を導入する。

次に、水素の拡散に対してバリアとなる第2の絶縁膜14を結晶性シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、プラズマCVD法で形成した窒化シリコン膜や窒化酸化シリコン膜を用いることができる。

次に、 H_2 、 Ar 、 N_2 あるいは、それらの混合ガスの雰囲気下で熱処理を行う。

この熱処理中に、プラズマ中から導入された水素が、結晶性シリコン薄膜中に拡散することにより、下地界面に存在する界面単位や、結晶性シリコン薄膜中の欠陥単位や、結晶性シリコンの粒界

に存在する界面単位にトラップされ、下地界面でのバックチャンネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板からの H^+ などのアルカリイオンに対してブロッキングの効果を持たせ、信頼性が向上する。

また、結晶性シリコン薄膜両面に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン薄膜表面からのout-diffusionを防止でき、水素によるパシベーション効果を高めることができる。

本発明の第4の実施態様としては、まず、ガラスなどの絶縁基板11上に、水素の拡散に対してバリアとなる第1の絶縁膜として、たとえば、プラズマCVD法や減圧CVD法で、窒化シリコン膜12を形成する。

その後、結晶性シリコン薄膜13を形成する。結晶性シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された多結晶シリコンや、非晶質シリコンをアニールし、再結晶化したものや、我々の提案しているプラズマCVD法において、成膜雰囲気中への H_2 などのハロゲン化水素ガスの添加効果によって得られた大粒径多結晶シリコンや、本出願人が特願昭62-73821号、特願昭62-73830号で提案しているところの大粒径多結晶シリコンや、本出願人が特願昭62-107810号で提案しているところの非晶質基板上に形成した単結晶シリコンなどが用いられる。

次に、水素の拡散に対してバリアとなる第2の絶縁膜14を結晶性シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、プラズマCVD法で形成した窒化シリコン膜や窒化酸化シリコン膜を用いることができる。

次に、水素を、通常のイオン注入法により、結晶性シリコン薄膜中に導入する。

特開平3-95939(5)

次に、 N_2 、 Ar 、 B_2 あるいは、それらの混合ガスの雰囲気下で熱処理を行う。

この熱処理中に、イオン注入法により導入された水素が、結晶性シリコン薄膜中に拡散することにより、下地界面に存在する界面単位や、結晶性シリコン薄膜中の欠陥単位や、結晶性シリコンの粒界に存在する界面単位にトラップされ、下地界面でのバックチャネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板からの Na^+ などのアルカリイオンに対してブロッキングの効果を持たせ、信頼性が向上する。

また、結晶性シリコン薄膜両面に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン薄膜表面からのout-diffusionを防止でき、水素によるパシベーション効果を高めること

に、多結晶シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_4 0.2, 0.1 sccm, BCl_3 130 sccm, H_2 200 sccm, 圧力2.0 Torr, RF power 80W, 基板温度230℃で行った。この条件では、窒化シリコン膜22上には、放電が約1.0 μmの多結晶シリコン薄膜が堆積した。

次に、スパッタ法により、ゲート絶縁膜として SiO_2 膜24を500Å堆積させた後、ゲート電極25を形成した。

次に、イオン注入法により、 P^+ を注入し、ソース・ドレイン領域26を形成した。

次に、水素の拡散に対してバリアとなる第2の絶縁膜として、第1の絶縁膜22と同様の方法にて、プラズマCVD法により、窒化シリコン膜27を5000Å堆積した。

次に、 N_2 雰囲気、550℃で、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、 Al 電極28を形成した。

本実施例において、ガラス基板上に直接多結晶

ができる。

【実施例】

以下、本発明の実施例を図面によって詳細に説明する。

第2図は、本発明を用いて作成したMOSFETの断面図である。

【第1の実施例】

ガラス基板上21に、水素の拡散に対してバリアとなる第1の絶縁膜として、プラズマCVD法で、 SiH_4/PH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (1000g, 希釈) 流量16sccm, PH_3 流量10sccm, 圧力0.18 Torr, 放電パワー3.5W, 基板温度300℃の条件で、15分間堆積を行った。この条件で堆積した窒化シリコン膜中には、IR (赤外分光) 分析の結果、約100at%の水素が含まれていることが分かった。

次に、RFプラズマCVD法により、 $SiH_4/CF_4/BCl_3/H_2$ 混合ガス系にて、窒化シリコン膜22上

シリコン薄膜を形成した基板に形成したMOSFETと、本実施例により作成したMOSFETの電気特性の測定の結果により、電子移動度は2倍以上、閾値電圧の変動幅は1/2以下に小さくなった。

このことは、熱処理によって、窒化シリコン膜22から多結晶シリコン薄膜23内に水素が拡散し、下地界面および多結晶シリコン薄膜23中の結晶粒界に存在する界面単位にトラップされ、単位の数が増え、下地界面でのバックチャネルの発生が抑制され、かつ、粒界のポテンシャルバリアが低下したためと考えられる。このことは、ESR (電子スピン共鳴) 測定の結果から、多結晶シリコン薄膜中のダングリングボンドの密度が、熱処理によって、1桁以上低下していたことから明らかである。

また、水素の拡散に対してバリアとなる窒化シリコン膜22、27の効果については、たとえば、この窒化シリコン膜27の有無により、多結晶シリコン膜23中に存在する水素の密度が、 $1.1 \times 10^{20} \text{cm}^{-3}$ のオーダーから $1.1 \times 10^{19} \text{cm}^{-3}$ のオーダー以下に低下して

特開平3-95939(8)

いることから、この膜が、水素の out-diffusion に対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験によっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜 22 が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

また、550 °C の熱処理によって、水素が多結晶シリコン中に拡散すると同時に、ソース・ドレイン領域の活性化も可能であることが、電気特性の測定から明らかとなった。

【第 2 の実施例】

ガラス基板上 21 に、プラズマ CVD 法で、 SiH_4/H_2 混合ガス系により、窒化シリコン膜 22 を 1000 Å 堆積した。堆積条件としては、平行平板型プラズマ CVD 装置を用い、 SiH_4 (10% H_2 希釈) 流量 15 sccm、 H_2 流量 195 sccm、圧力 0.15 Torr、放電パワー 3.5W、基板温度 300 °C の条件で、35 分間堆積

を行った。この条件で堆積した窒化シリコン膜中には、IR (赤外分光) 分析の結果、約 10at% の水素が含まれていることが分かった。

次に、プラズマ CVD 法により、 SiH_4/H_2 混合ガス系にて、窒化シリコン膜 22 上に、非晶質シリコン薄膜 23 を 1000 Å 堆積した。堆積条件としては、 SiH_4 流量 2 sccm、 H_2 195 sccm、圧力 0.15 Torr、放電パワー 5W、30 分間堆積させた。

次に、スパッタ法により、ゲート絶縁膜として SiO_2 膜 24 を 500 Å 堆積させた後、ゲート電極 25 を形成した。

次に、イオン注入機により、P⁺ を注入し、ソース・ドレイン領域 26 を形成した。

次に、水素の拡散に対してバリアとなる第 2 の絶縁膜として、プラズマ CVD 法により、窒化シリコン膜 27 を 5000 Å 堆積した。

次に、 H_2 雰囲気、500 °C で、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、A₁ 電極 28 を形成した。

本実施例において、600 °C の熱処理により、非晶質シリコン薄膜 23 は、固相結晶成長し、多結晶化していることが、断面 TEM (透過電子顕微鏡) により確かめられた。

本実施例において、ガラス基板上に直接多結晶シリコン薄膜を形成した基板に形成した MOSFET と、本実施例により作成した MOSFET の電気特性の測定の比較により、電子移動度は 1.5 倍、同値電圧の変動幅は 1/2 以下に縮小された。

また、ガラス基板上に直接非晶質シリコン薄膜を形成した MOSFET と、本実施例により作成した MOSFET との電気特性の測定の比較により、電子移動度は 1000 倍以上になった。

このことは、熱処理によって、窒化シリコン膜 22 から多結晶シリコン薄膜 23 内に水素が拡散し、下地界面および多結晶シリコン薄膜 23 中の結晶粒界に存在する界面単位にトラップされ、単位の数が増加し、下地界面でのバックチャネルの発生が抑制され、かつ、粒界のポテンシャルバリアが低下したためと考えられる。このことは、ESR (電

子スピン共鳴) 測定の結果から、多結晶シリコン薄膜中のダングリングボンドの密度が、熱処理によって、1 桁以上低下していたことから明らかである。

また、水素の拡散に対してバリアとなる窒化シリコン膜 22、27 の効果については、たとえば、この窒化シリコン膜 27 の有無により、多結晶シリコン膜 23 中に存在する水素の密度が、 $1 \times 10^{19} \text{cm}^{-3}$ のオーダーから $1 \times 10^{18} \text{cm}^{-3}$ のオーダー以下に低下していることから、この膜が、水素の out-diffusion に対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験によっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜 22 が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

また、本実施例において、600 °C の熱処理により、水素が多結晶シリコン中に拡散すると同時に

に、ソース・ドレイン領域の活性化も可能であることが、電気特性の測定から明らかになった。

【第3の実施例】

ガラス基板上21に、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量15 sccm、 NH_3 流量10 sccm、圧力0.16 Torr、放電パワー3.5 W、基板温度300℃の条件で、35分間堆積を行った。この条件で堆積した窒化シリコン膜中には、IR (赤外分光) 分析の結果、約10%の水素が含まれていることが分かった。

次に、RFプラズマCVD法により、 $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ 混合ガス系にて、窒化シリコン膜21上に、多結晶シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_2Cl_2 : 0.5 sccm、 HCl 130 sccm、 H_2 200 sccm、圧力2.0 Torr、RFpower 60 W、基板温度330℃で行った。この条件では、窒化シリコン膜22上には、粒径が約1.0 μm の多結晶シリコン薄膜が堆積した。

度は、窒化シリコン膜厚を5000Åとした場合と全く変化なかった。

また、保護膜として、 SiO_2 膜5000Åを用いた場合についても、水素の密度に変化はなかったことから、窒化シリコン膜1000Åでも十分バリアとして作用していることが分かった。

また、ゲート絶縁膜として窒化シリコン膜と酸化シリコン膜の2層構造を用いたが、これについても、 SiO_2 膜を用いた場合と比較して、電気特性の劣化は、ほとんど認められなかった。

また、本実施例では、バリア膜として、プラズマCVD法による窒化シリコン膜を用いたが、真空CVD法により堆積した窒化シリコン膜を用いても、同様の効果があった。

【第4の実施例】

ガラス基板上21に、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量15 sccm、 NH_3 流量10 sccm、圧力0.16 Torr、放電パ

特開平3-95939(7)

次に、ゲート絶縁膜として、まず、スパッタ法により SiO_2 膜を200Å、つづいて、水素の拡散に対してバリアとなる絶縁膜としてプラズマCVD法により窒化シリコン膜200Å堆積させた後、ゲート電極18を形成した。 SiO_2 膜を先に堆積させたのは、よく知られたように、窒化シリコン膜だけでゲート絶縁膜を構成すると、膜中の分極により、MOSFETの電気特性が劣化するので、そうした劣化を防ぐためである。

次に、イオン注入法により、P⁺を注入し、ソース・ドレイン領域19を形成した。

次に、 N_2 雰囲気、540℃で、熱処理を行った。

次に、保護膜として、プラズマCVD法にて、窒化シリコン膜5000Å堆積した。

次に、所望の領域にコンタクトを開孔し、A2電極24を形成した。

本実施例において、水素の拡散に対してバリアとなる絶縁膜として、窒化シリコン膜の膜厚を100Åとしても、多結晶シリコン薄膜中の水素の密

度は、窒化シリコン膜厚を5000Åとした場合と全く変化なかった。

また、保護膜として、 SiO_2 膜5000Åを用いた場合についても、水素の密度に変化はなかったことから、窒化シリコン膜1000Åでも十分バリアとして作用していることが分かった。

次に、RFプラズマCVD法により、 $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ 混合ガス系にて、窒化シリコン膜21上に、多結晶シリコン薄膜22を1000Å堆積した。堆積条件としては、 SiH_2Cl_2 : 0.5 sccm、 HCl 130 sccm、 H_2 200 sccm、圧力2.0 Torr、RFpower 60 W、基板温度330℃で行った。この条件では、窒化シリコン膜22上には、粒径が約1.0 μm の多結晶シリコン薄膜が堆積した。

次に、ゲート絶縁膜21として、つづいて、水素の拡散に対してバリアとなる絶縁膜としてプラズマCVD法により窒化シリコン膜200Å堆積させた後、ゲート電極25を形成した。窒化シリコン膜は、よく知られているように、膜中の窒素と酸素との組成比をうまく選ぶことで、窒化シリコン膜と酸化シリコン膜との両方の性質を兼ね備えることが可能である。ここでは、 $\text{SiO}_2/\text{NH}_3/$

特開平3-95930(8)

H_2O 混合ガス系を用いて、堆積条件を最適化することにより、膜の組成比をSiに対してH原子比が3、O原子比が1となるようにした。

次に、イオン注入法により、P⁺を注入し、ソース・ドレイン領域18を形成した。

次に、 N_2 雰囲気、600℃で、熱処理を行った。

次に、保護膜として、プラズマCVD法にて、窒化シリコン膜1000Åを堆積した。

次に、所望の領域にコンタクトを開孔し、A2電極19を形成した。

本実施例において、水素の拡散に対してバリアとなる第2の絶縁膜として、窒化酸化シリコン膜を用いても、多結晶シリコン薄膜中の水素の密度は、窒化シリコン膜を用いた場合と全く変化なかった。

また、ゲート絶縁膜として窒化酸化シリコン膜を用いたが、これについても、 SiO_2 膜を用いた場合と比較して、電気特性の劣化はほとんど認めなかった。

ラズマを照射した。水素プラズマ条件としては、圧力0.16Torr、放電出力600W、基板温度300℃、照射時間30minで行った。

次に、イオン注入法により、P⁺を注入し、ソース・ドレイン領域18を形成した。

次に、水素の拡散に対してバリアとなる第2の絶縁膜として、第1の絶縁膜12と同様の方法にて、プラズマCVD法により、窒化シリコン膜17を500Å堆積した。

次に、 N_2 雰囲気、600℃で、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、A2電極19を形成した。

本実施例において、ガラス基板上に直接多結晶シリコン薄膜を形成した基板に形成したMOSFETと、本実施例により作成したMOSFETの電気特性の測定と比較により、電子移動度は2倍以上、閾値電圧の変動幅は1/2以下に縮小された。

このことは、熱処理によって、水素プラズマ中から水素が、多結晶シリコン薄膜13内に拡散し、

【第5の実施例】

ガラス基板上11に、プラズマCVD法で、 SiH_4/H_2 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量15sccm、 H_2 流量10sccm、圧力0.16Torr、放電パワー3.5W、基板温度400℃の条件で、20分間堆積を行った。

次に、RFプラズマCVD法により、 $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ 混合ガス系にて、窒化シリコン膜22上に、多結晶シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_2Cl_2 9.9sccm、 HCl 130sccm、 H_2 200sccm、圧力2.0Torr、RFpower 60W、基板温度330℃で行った。この条件では、窒化シリコン膜22上には、粒径が約1.0μmの多結晶シリコン薄膜が堆積した。

次に、スパッタ法により、ゲート絶縁膜として SiO_2 膜24を500Åを堆積させた後、ゲート電極25を形成した。

次に、平行平板型プラズマ装置を用い、水素プ

ラズマを照射した。水素プラズマ条件としては、圧力0.16Torr、放電出力600W、基板温度300℃、照射時間30minで行った。

また、水素の拡散に対してバリアとなる窒化シリコン膜21、23の効果については、たとえば、この窒化シリコン膜21の有無により、多結晶シリコン膜23中に存在する水素の密度が、 $1 \times 10^{19} \text{cm}^{-3}$ のオーダーから $1 \times 10^{18} \text{cm}^{-3}$ のオーダー以下に低下していることから、この膜が、水素のout-diffusionに対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験によっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜22が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

【第6の実施例】

ガラス基板上21に、プラズマCVD法で、 SiH_4/H_2 混合ガス系により、窒化シリコン膜22を1000 Å 堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量16 sccm、 H_2 流量10 sccm、圧力0.15 Torr、放電パワー3.5W、基板温度400 °Cの条件で、20分間堆積を行った。

次に、RFプラズマCVD法により、 $\text{SiH}_4/\text{C}_2\text{H}_2/\text{H}_2$ 混合ガス系にて、窒化シリコン膜22上に、多結晶シリコン薄膜23を1000 Å 堆積した。堆積条件としては、 $\text{SiH}_4/\text{C}_2\text{H}_2/\text{H}_2$ 流量130 sccm、 H_2 200 sccm、圧力1.0 Torr、RFパワー50W、基板温度350 °Cで行った。この条件では、窒化シリコン膜22上には、粒径が約1.0 μmの多結晶シリコン薄膜が堆積した。

次に、スパッタ法により、ゲート絶縁膜として

このことは、熱処理によって、水素プラズマ中から水素が、多結晶シリコン薄膜23内に拡散し、下地界面および多結晶シリコン薄膜23中の結晶粒界に存在する界面単位にトラップされ、単位位が減少し、下地界面でのバックチャネルの発生が抑制され、かつ、粒界のポテンシャルバリアが低下したためと考えられる。このことは、ESB (電子スピン共鳴) 測定の結果から、多結晶シリコン薄膜中のダングリングボンドの密度が、熱処理によって、1桁以上低下していたことから明らかである。

また、水素の拡散に対してバリアとなる窒化シリコン膜22、27の効果については、たとえば、この窒化シリコン膜27の有無により、多結晶シリコン膜23中に存在する水素の密度が、 $1 \times 10^{18} \text{cm}^{-3}$ のオーダーから $1 \times 10^{16} \text{cm}^{-3}$ のオーダー以下に低下していることから、この膜が、水素のout-diffusionに対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験に

特開平3-95939(9)

SiO_2 膜500 Å を堆積させた後、ゲート電極25を形成した。

次に、イオン注入法により、水素を、 $1 \times 10^{18} \text{cm}^{-3}$ 、加速電圧20keVの条件で、多結晶シリコン薄膜23全面に注入した。

次に、イオン注入法により、P⁺を注入し、ソース・ドレイン領域26を形成した。

次に、水素の拡散に対してバリアとなる第2の絶縁膜として、第1の絶縁膜22と同様の方法にて、プラズマCVD法により、窒化シリコン膜27を5000 Å 堆積した。

次に、 N_2 雰囲気、650 °Cで、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、A2電極28を形成した。

本実施例において、ガラス基板上に直接多結晶シリコン薄膜を形成した基板に形成したMOSFETと、本実施例により作成したMOSFETの電気特性の測定の結果により、電子移動度は2倍以上、閾値電圧の変動幅は1/2以下に縮小された。

よっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜22が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

以上、本実施例において、結晶性半導体薄膜としては、本出願人が提案しているプラズマCVD法にて形成した大粒径多結晶シリコンおよびプラズマCVD法により形成した非晶質シリコンを熱処理にて結晶化した多結晶シリコンについてその効果を示したが、他の結晶性半導体薄膜、たとえば、CVD法により形成された多結晶シリコンや、多結晶シリコンに Si^+ を注入して非晶質化した非晶質シリコンをアニールし、再結晶化したものや、本出願人が特開昭62-73123号、特開昭62-73134号で提案しているところの大粒径多結晶シリコンや、本出願人が特開昭63-107010号で提案しているところの非晶質基板上に形成した単結晶シリコンなどを用いても、同様の効果があったことはいうまでもない。

特開平3-95939(10)

【発明の効果】

水素の拡散に対してバリアとなる絶縁膜をシリコン薄膜と基板との間およびシリコン薄膜中に形成し、さらに、熱処理することにより、シリコン薄膜下地界面の界面単位を減らし、バックチャネル効果を抑制することができ、閾値電圧の変動幅の縮小やキャリア移動度の向上など、TFTの電気的特性を向上させることができた。

また、水素の拡散に対してバリアとなる絶縁膜として、窒化シリコン膜を用いることにより、基板からの Na^+ などのアルカリイオンの侵入をブロッキングすることができ、TFTの信頼性を向上させることができた。

この結果、安価なガラス基板上に、電気特性および信頼性に優れたTFTを容易に形成することができるようになった。

4. 図面の簡単な説明

第1図は、本発明の特徴を説明するための断面図である。第2図は、本発明を用いて形成した40SFETの断面図である。第3図は、従来技術の問題

点を説明するための断面図である。

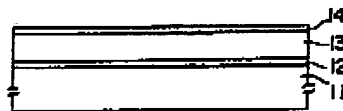
11、11'、31・・・基板

12、12'、12''・・・水素の拡散に対してバリアとなる第1の絶縁膜

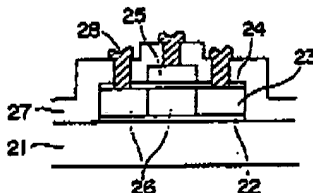
13、13'、33・・・半導体薄膜

14、14'、34・・・水素の拡散に対してバリアとなる第2の絶縁膜

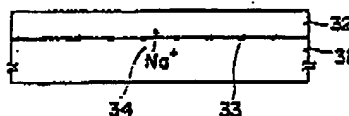
第 1 図



第 2 図



第 3 図



Family list

1 family member for:

JP3095939

Derived from 1 application.

1 MANUFACTURE OF SEMICONDUCTOR DEVICE

Publication info: JP3095939 A - 1991-04-22

Data supplied from the *esp@cenet* database - Worldwide

English Translation of JP 03-95939

(19) Japanese Patent Office (JP)

(11) Laid-open No.: Hei 03-95939

(12) Patent laid-open Official Gazette (A)

(43) Laid-open Date: April 22, 1991

(51) Int. Cl.⁵: H01L 21/336

29/784

(54) Title of the Invention: MANUFACTURING METHOD OF SEMICONDUCTOR APPARATUS

(21) Application No.: Hei 01-233942

(22) Application Date: September 7, 1989

(72) Inventor: Shigeki KONDO

c/o Canon Inc.

30-2, Shimomaruko 3-chome, Ohta-ku, Tokyo

(72) Inventor: Akiyuiki NISHIDA

c/o Canon Inc.

30-2, Shimomaruko 3-chome, Ohta-ku, Tokyo

(72) Inventor: Hidemasa MIZUTANI

c/o Canon Inc.

30-2, Shimomaruko 3-chome, Ohta-ku, Tokyo

(71) Applicant: Canon Inc.

30-2, Shimomaruko 3-chome, Ohta-ku, Tokyo

English Translation of JP 03-95939

SPECIFICATION

1. Title of the Invention

MANUFACTURING METHOD OF SEMICONDUCTOR APPARATUS

2. Scope of Claim

- (1) A manufacturing method of a semiconductor apparatus having the steps of:
forming a first and a second insulating films which become barriers against diffusion of hydrogen, respectively on both up and down sides of the crystalline semiconductor thin film;
introducing hydrogen into the semiconductor thin film;
carrying out thermal treatment after that, in a manufacturing method of a semiconductor apparatus wherein a crystalline semiconductor thin film on an insulating substrate.
- (2) A manufacturing method of a semiconductor apparatus according to Claim 1 wherein a silicon nitride film formed by a low-pressure CVD method or a plasma CVD method as said insulating film which becomes a barrier against diffusion of hydrogen.
- (3) A manufacturing method of a semiconductor apparatus according to Claim 1 wherein a silicon nitride oxide film formed by a plasma CVD method as said insulating film which becomes a barrier against diffusion of hydrogen.
- (4) A manufacturing method of a semiconductor apparatus according to Claim 1 wherein said crystalline semiconductor thin film material is silicon.
- (5) A manufacturing method of a semiconductor apparatus according to Claim 1 wherein said introduction of hydrogen is carried out due to diffusion of hydrogen from said insulating film containing hydrogen.
- (6) A manufacturing method of a semiconductor apparatus according to Claim 1 wherein said introduction of hydrogen is carried out due to plasma containing hydrogen.
- (7) A manufacturing method of a semiconductor apparatus according to Claim 1 wherein said introduction of hydrogen is carried out due to ion implantation.
- (8) A manufacturing method of a semiconductor apparatus according to Claims 1, 4 and 5 wherein said thermal treatment is carried out at a temperature that non-crystalline silicon starts poly-crystallizing.

[Industrial Field of the Invention]

The present invention relates to a manufacturing method of a thin film transistor formed on an insulating base substrate.

[Prior Art]

As shown in Fig. 3, a thin film transistor (hereafter referred to as TFT) was conventionally formed by forming a semiconductor thin film 32 on an insulating substrate

English Translation of JP 03-95939

31 to form an element therein.

In addition, in recent years, it has been often found that a crystalline semiconductor thin film has been used as a semiconductor thin film to enhance TFT performance. The term crystalline semiconductor here is a single crystal semiconductor having a plurality of defects compared to a single crystal wafer generally used and a polycrystalline semiconductor having no less than one grain boundary inside.

[Problem to be Solved by the Invention]

However, in said conventional example, a plurality of boundary face levels 33 existed in a boundary face between a crystalline semiconductor thin film and a substrate. By the influence of this boundary face level, in a case of manufacturing MOSFET for example, carrier is trapped by the level at a channel portion to form so called a back channel, and deterioration in an element performance such as fluctuation in threshold voltage and decrease in on/ off rate is caused.

Moreover, when an inexpensive material such as glass was used for a substrate, alkaline ions such as Na^+ contained in a substrate material was moved due to heat treatment under processing and existed as a movable ion at a grain boundary relative to the substrate and at a silicon thin film to cause a problem such as deterioration in an element performance and reliability.

To solve these problem, as a protective film, the number of the level in the silicon thin film is reduced by using a hydrogen passivation due to a silicon nitride by a plasma CVD method to increase mobility after forming an element. In addition, high-purity quartz and non-alkaline glass may be used as a substrate to prevent contamination of an alkaline ion.

However, aforementioned problem in the boundary face relative to the substrate has not been solved. Moreover, there was a problem to form inexpensive TFT over an large substrate because a substrate such as high-purity quartz and non-alkaline glass was expensive.

[Means for Solving the Problem]

A first substance of this invention exists in a manufacturing method of a semiconductor apparatus in which a crystalline conductive thin film is formed on an insulating base substance, characterized by including, in a manufacturing method of a semiconductor apparatus. A step of forming a first and a second insulating films which become barriers against diffusion of hydrogen, respectively on both up and down sides of the crystalline semiconductor thin film, a step of introducing hydrogen into the semiconductor thin film, and a step of carrying out thermal treatment after that.

[Operation]

English Translation of JP 03-95939

Thermal treatment is applied to a crystalline semiconductor thin film into which hydrogen was introduced, and thereby, hydrogen is diffused in the thin film, and a boundary face level, which exists on a boundary face between the crystalline semiconductor thin film and the base substance, is trapped by hydrogen, and the number of the boundary face level is made to be reduced, and it can be expected that electric properties of the semiconductor apparatus such as TFT etc. are made to be improved.

Also, hydrogen diffused in the thin film is trapped at a defect level in the thin film and at a boundary face level of a crystal grain boundary, and thereby, it can be expected that electric properties of the semiconductor apparatus such as TFT etc. is made to be improved.

Further, as an insulating film which becomes a barrier against diffusion of hydrogen, a silicon nitride film is formed between the base substance and the semiconductor thin film, and thereby, generated is an effect of blocking against alkaline ions such as Na^+ from a substrate of glass etc., and improvement of reliability can be expected.

Additionally, on the semiconductor thin film, formed is the insulating film which becomes a barrier against diffusion of hydrogen, and thereby, prevented is out-diffusion of hydrogen which was diffused in the thin film, so that it can be expected that the above-described advantages is obtained more stably.

In passing, as an amount of hydrogen to be introduced, several % ~ several dozen atm% are preferable.

(Mode for Exploitation)

Fig.1 is a cross sectional view of a semiconductor apparatus which characterizes this invention.

As a first mode for exploitation of this invention, firstly, on an insulating substrate 11 such as glass etc., as a first insulating film which becomes a barrier against diffusion of hydrogen, for example, with a plasma CVD method and substrate temperature 200°C ~ 300° , a silicon nitride film 12 is formed. In this silicon nitride film 12, contained is hydrogen of several % ~ several dozen atm%.

After that, a crystalline silicon thin film 13 is formed with temperature which is the same as or less than temperature at which the silicon nitride film 12 was formed. As the crystalline silicon thin film, it is possible to use polycrystalline silicon which was formed by a low-pressure CVD method or a plasma CVD method, and a large grain size polycrystalline silicon which was obtained by an addition effect of hydrogen halide gas such as HCl in film forming atmosphere, in such a plasma CVD method that we are proposing. From view points on low temperature as process temperature and electric

English Translation of JP 03-95939

properties, the large grain size polycrystalline silicon thin film which we are proposing is most suitable to this embodiment.

Next, a second insulating film 14, which becomes a barrier against diffusion of hydrogen, is formed on the polycrystalline silicon. As the insulating film which becomes a barrier against diffusion of hydrogen, it is possible to use a silicon nitride film which was formed by a low-pressure CVD method, and a silicon nitride film and a silicon nitride oxide film which were formed by a plasma CVD method, in the same manner as in the first insulating film.

Next, under N_2 , Ar, H_2 or their mixture gas atmosphere, thermal treatment is carried out with higher temperature ($300^\circ C \sim 600^\circ$) than temperature at which the first insulating film which becomes a barrier against diffusion of hydrogen, for example, a silicon nitride film, was formed.

During this thermal treatment, hydrogen, which exists in the silicon nitride film, is diffused in the crystalline silicon thin film, so that it is trapped at a boundary face level which exists in a substrate boundary face, a defect level in the crystalline silicon thin film, and a boundary face level which exists in a grain boundary of crystalline silicon, which suppresses generation of a back channel in the substrate boundary face, reduces potential of the grain boundary, and enlarges mobility.

Also, by forming the silicon nitride film between the substrate and the crystalline silicon thin film, an effect of blocking is applied to alkaline ions such as Na^+ from the substrate such as glass etc., so that reliability is improved.

Also, by forming the insulating film which becomes a barrier against diffusion of hydrogen, on both surfaces of the crystalline silicon thin film, on the occasion that hydrogen is diffused by a thermal treatment, it is possible to prevent out-diffusion from a surface of the crystalline silicon thin film, and it is possible to heighten a passivation effect due to hydrogen.

As a second mode for exploitation of this invention, firstly, on an insulating substrate 11 such as glass etc., as a first insulating film which becomes a barrier against diffusion of hydrogen, for example, with a plasma CVD method and substrate temperature $200^\circ C \sim 300^\circ$, a silicon nitride film 12 is formed. In this silicon nitride film 12, contained is hydrogen of several % ~ several dozen atm%.

After that, an amorphous silicon thin film 13 is formed with temperature which is the same as or less than temperature at which the silicon nitride film 12 was formed. As the amorphous silicon thin film, it is possible to use amorphous silicon which was formed by a low-pressure CVD method or a plasma CVD method, and one which was made to be amorphous by ion-implanting polycrystalline silicon Si^+ .

English Translation of JP 03-95939

Next, an insulating film 14, which becomes a barrier against diffusion of hydrogen, is formed on the amorphous silicon. As the insulating film which becomes a barrier against diffusion of hydrogen, it is possible to use a silicon nitride film which was formed by a low-pressure CVD method, and a silicon nitride film and a silicon nitride oxide film which were formed by a plasma CVD method, in the same manner as in the first insulating film.

Next, under N_2 , Ar, H_2 or their mixture gas atmosphere, thermal treatment is carried out with higher temperature (300°C – 600°) than temperature at which the insulating film 12 which contains hydrogen, for example, a silicon nitride film, was formed.

As to temperature of this thermal treatment, it is preferable to set it to such temperature that the amorphous silicon formed performs a solid phase crystal growth and is crystallized, for the purpose of manufacturing a higher performance TFT.

During this thermal treatment, at the same time of crystallization of amorphous silicon, hydrogen, which exists in the silicon nitride film, is diffused in silicon which was formed by crystallization of the amorphous silicon with the thermal treatment, so that it is trapped at a boundary face level which exists in a substrate boundary face, a defect level in the crystalline silicon thin film, and a boundary face level which exists in a grain boundary of crystalline silicon, which suppresses generation of a back channel in the substrate boundary face, reduces potential of the grain boundary, and enlarges mobility.

Also, by forming the silicon nitride film between the substrate and the crystalline silicon thin film, an effect of blocking is applied to alkaline ions such as Na^+ from the substrate such as glass etc., so that reliability is improved.

Also, by forming the insulating film which becomes a barrier against diffusion of hydrogen, on both surfaces of the amorphous silicon thin film, on the occasion that hydrogen is diffused by a thermal treatment, it is possible to prevent out-diffusion from a surface of the crystalline silicon thin film, and it is possible to heighten a passivation effect due to hydrogen.

As a third mode for exploitation of this invention, firstly, on an insulating substrate 11, as a first insulating film which becomes a barrier against diffusion of hydrogen, for example, with a plasma CVD method and a low-pressure CVD method, a silicon nitride film 12 is formed.

After that, a crystalline silicon thin film 13 is formed. As the crystalline silicon thin film, it is possible to use polycrystalline silicon which was formed by a low-pressure CVD method or a plasma CVD method, and one which was formed by annealing and recrystallizing amorphous silicon, and a large grain size polycrystalline silicon which was

English Translation of JP 03-95939

obtained by an addition effect of hydrogen halide gas such as HCl in film forming atmosphere by a plasma CVD method which this applicant is proposing, and large grain size polycrystalline silicon which this applicant is proposing in a patent application 62-73629, a patent application 62-73630, and single crystal silicon which was formed on such an amorphous substrate that this applicant is proposing in a patent application 63-107016.

Next, by use of a plasma CVD apparatus, hydrogen gas is introduced into a chamber, and thereafter, electric discharge is initiated, and due to hydrogen plasma, hydrogen is introduced into the crystalline silicon thin film.

Next, a second insulating film 14, which becomes a barrier against diffusion of hydrogen, is formed on the crystalline silicon. As the insulating film which becomes a barrier against diffusion of hydrogen, it is possible to use a silicon nitride film which was formed by a low-pressure CVD method, and a silicon nitride film and a silicon nitride oxide film which were formed by a plasma CVD method.

Next, under N₂, Ar, H₂ or their mixture gas atmosphere, thermal treatment is carried out.

During this thermal treatment, hydrogen, which was introduced from plasma, is diffused in the crystalline silicon thin film, so that it is trapped at a boundary face level which exists in a substrate boundary face, a defect level in the crystalline silicon thin film, and a boundary face level which exists in a grain boundary of crystalline silicon, which suppresses generation of a back channel in the substrate boundary face, and reduces potential of the grain boundary, and enlarges mobility.

Also, by forming the silicon nitride film between the substrate and the crystalline silicon thin film, an effect of blocking is applied to alkaline ions such as Na⁺ from the substrate such as glass etc., so that reliability is improved.

Also, by forming the insulating film which becomes a barrier against diffusion of hydrogen, on both surfaces of the crystalline silicon thin film, on the occasion that hydrogen is diffused by a thermal treatment, it is possible to prevent out-diffusion from a surface of the crystalline silicon thin film, and it is possible to heighten a passivation effect due to hydrogen.

As a fourth mode for exploitation of this invention, firstly, on an insulating substrate 11 such as glass etc., as a first insulating film which becomes a barrier against diffusion of hydrogen, for example, with a plasma CVD method and a low-pressure CVD method, a silicon nitride film 12 is formed.

After that, a crystalline silicon thin film 13 is formed. As the crystalline silicon thin film, it is possible to use polycrystalline silicon which was formed by a low-pressure

English Translation of JP 03-95939

CVD method or a plasma CVD method, and one which was formed by annealing and recrystallizing amorphous silicon, and a large grain size polycrystalline silicon which was obtained by an addition effect of hydrogen halide gas such as HCl in film forming atmosphere, in such a plasma CVD method that we are proposing, and large grain size polycrystalline silicon which this applicant is proposing in a patent application 62-73629, a patent application 62-73630, and single crystal silicon which was formed on such an amorphous substrate that this applicant is proposing in a patent application 63-107016.

Next, a second insulating film 14, which becomes a barrier against diffusion of hydrogen, is formed on the polycrystalline silicon. As the insulating film which becomes a barrier against diffusion of hydrogen, it is possible to use a silicon nitride film which was formed by a low-pressure CVD method, and a silicon nitride film and a silicon nitride oxide film which were formed by a plasma CVD method.

Next, hydrogen is introduced into the crystalline silicon thin film, by an ordinary ion implantation method.

Next, under N₂, Ar, H₂ or their mixture gas atmosphere, thermal treatment is carried out.

During this thermal treatment, hydrogen, which was introduced by the ion implantation method, is diffused in the crystalline silicon thin film, so that it is trapped at a boundary face level which exists in a substrate boundary face, a defect level in the crystalline silicon thin film, and a boundary face level which exists in a grain boundary of crystalline silicon, which suppresses generation of a back channel in the substrate boundary face, reduces potential of the grain boundary, and enlarges mobility.

Also, by forming the silicon nitride film between the substrate and the crystalline silicon thin film, an effect of blocking is applied to alkaline ions such as Na⁺ from the substrate such as glass etc., so that reliability is improved.

Also, by forming the insulating film which becomes a barrier against diffusion of hydrogen, on both surfaces of the crystalline silicon thin film, on the occasion that hydrogen is diffused by a thermal treatment, it is possible to prevent out-diffusion from a surface of the crystalline silicon thin film, and it is possible to heighten a passivation effect due to hydrogen.

[Embodiments]

Hereinafter, embodiments of this invention will be described in detail by the drawings.

Fig.2 is a cross sectional view of MOSFET which was formed by use of this invention.

[First Embodiment]

English Translation of JP 03-95939

On a glass substrate 21, as a first insulating film which becomes a barrier against diffusion of hydrogen, with a plasma CVD method, by SiH_4/NH_3 mixture gas series, a silicon nitride film 22 was deposited by 1000\AA . As conditions for deposition, by use of a parallel flat plate type plasma CVD apparatus, with conditions of SiH_4 (10% H_2 dilution) flow rate 15sccm, NH_3 flow rate 10sccm, pressure 0.16 Torr, discharge power 3.5W, and substrate temperature 300°C , deposition was carried out for 35 minutes. In a silicon nitride film which was deposited under these conditions, as a result of IR (Infrared Radiation) analysis, it was found that hydrogen of about 10 atm% is contained.

Next, by a RF plasma CVD method, with $\text{SiH}_2\text{Cl}_2/\text{Hcl}/\text{H}_2$ mixture gas series, on the silicon nitride film 22, a polycrystalline silicon thin film 23 was deposited by 1000\AA . As conditions for deposition, with SiH_2Cl_2 0.9sccm, Hcl 130sccm, H_2 200sccm, pressure 2.0 Torr, RF power 60W, and substrate temperature 230°C , it was carried out. Under these conditions, on the silicon nitride film 22, deposited was a polycrystalline silicon thin film whose grain size is about $1.0\mu\text{m}$.

Next, by a sputtering method, as a gate insulating film, a SiO_2 film 24 was deposited by 500\AA , and thereafter, a gate electrode 25 was formed.

Next, by an ion implantation method, P^+ is implanted, and a source/drain region 26 was formed.

Next, as a second insulating film which becomes a barrier against diffusion of hydrogen, in the same manner as in the first insulating film 22, by a plasma CVD method, a silicon nitride film 27 was deposited by 5000\AA .

Next, in N_2 atmosphere, with 550°C , thermal treatment was carried out.

Next, a contact was opened at a desired region, and an Al electrode 28 was formed.

By comparison as to measurement of electric properties of MOSFET formed on the substrate in which the polycrystalline silicon thin film was directly formed on the glass substrate, in this embodiment and MOSFET which was formed by this embodiment, electron mobility becomes more than 2 times, and fluctuation band of threshold voltage was reduced to less than 1/2.

It is conceivable that this is because, due to thermal treatment, hydrogen is diffused from the silicon nitride film 22 into the polycrystalline silicon thin film 23, it is trapped at a boundary face level which exists in a substrate boundary face and a crystal grain boundary in the polycrystalline silicon thin film 23, the number of the level is reduced, occurrence of a back channel at the substrate boundary face is suppressed, and potential barrier of grain boundary went down. This is apparent also from such a fact that, from a result of ESR (Electron Spin Resonance) measurement, density of dangling

English Translation of JP 03-95939

bond in the polycrystalline silicon thin film is reduced by more than 1 digit, due to thermal treatment.

Also, as to an effect of the silicon nitride films 22, 27 which become barriers against diffusion of hydrogen, for example, depending upon presence or absence of this silicon nitride film 27, density of hydrogen which exists in the polycrystalline silicon film 23 is reduced from an order of $1 \times 10^{20} \text{cm}^{-3}$ to less than an order of $1 \times 10^{19} \text{cm}^{-3}$, and due to this fact, it was found that this film operates as a barrier against out-diffusion of hydrogen.

Also, in a reliability test, there occurs almost no change of electric properties, even by a high temperature and high humidity test, and reliability was also a sufficient one.

It is conceivable that this is because the silicon nitride film 22 is blocking against diffusion of alkaline ions from the glass substrate.

Also, it becomes apparent from measurement of electric properties that, by thermal treatment of 550°C , hydrogen is diffused in polycrystalline silicon, and at the same time, activation of the source/drain region is possible.

[Second Embodiment]

On a glass substrate 21, with a plasma CVD method, by SiH_4/NH_3 mixture gas series, a silicon nitride film 22 was deposited by 1000\AA . As conditions for deposition, by use of a parallel flat plate type plasma CVD apparatus, with conditions of SiH_4 (10% H_2 dilution) flow rate 15 sccm , NH_3 flow rate 10 sccm , pressure 0.16 Torr , discharge power 3.5 W , and substrate temperature 300°C , deposition was carried out for 35 minutes. In a silicon nitride film which was deposited under these conditions, as a result of IR (Infrared Radiation) analysis, it was found that hydrogen of about 10 atm% is contained.

Next, by a plasma CVD method, with $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ mixture gas series, on the silicon nitride film 22, an amorphous silicon thin film 23 was deposited by 1000\AA . As conditions for deposition, with SiH_2Cl_2 flow rate 2 sccm , H_2 10 sccm , pressure 0.12 Torr , and discharge power 5 W , it was deposited for 30 minutes.

Next, by a sputtering method, as a gate insulating film, a SiO_2 film 24 was deposited by 500\AA , and thereafter, a gate electrode 25 was formed.

Next, by an ion implantation method, P^+ is implanted, and a source/drain region 26 was formed.

Next, as a second insulating film which becomes a barrier against diffusion of hydrogen, by a plasma CVD method, a silicon nitride film 27 was deposited by 5000\AA .

Next, in N_2 atmosphere, with 600°C , thermal treatment was carried out.

Next, a contact was opened at a desired region, and an Al electrode 28 was formed.

English Translation of JP 03-95939

In this embodiment, it was confirmed by cross section TEM(Transmission Electron Microscope) that, due to thermal treatment of 600°C, the amorphous silicon thin film 23 is grown in solid phase crystal, and is made to become polycrystalline

By comparison as to measurement of electric properties of MOSFET formed on the substrate in which the polycrystalline silicon thin film was directly formed on the glass substrate, in this embodiment and MOSFET which was formed by this embodiment, electron mobility becomes more than 1.5 times, and fluctuation band of threshold voltage was reduced to less than 1/2.

Also, by comparison as to measurement of electric properties of MOSFET in which the polycrystalline silicon thin film was directly formed on the glass substrate and MOSFET which was formed by this embodiment, electron mobility becomes more than 1000 times.

It is conceivable that this is because, due to thermal treatment, hydrogen is diffused from the silicon nitride film 22 into the polycrystalline silicon thin film 23, and it is trapped at a boundary face level which exists in a substrate boundary face and a crystal grain boundary in the polycrystalline silicon thin film 23, and the number of the level is reduced, occurrence of a back channel at the substrate boundary face is suppressed, and potential barrier of grain boundary went down. This is apparent also from such a fact that, from a result of ESR (Electron Spin Resonance) measurement, density of dangling bond in the polycrystalline silicon thin film is reduced by more than 1 digit, due to thermal treatment.

Also, as to an effect of the silicon nitride films 22, 27 which become barriers against diffusion of hydrogen, for example, depending upon presence or absence of this silicon nitride film 27, density of hydrogen which exists in the polycrystalline silicon film 23 is reduced from an order of $1 \times 10^{20} \text{cm}^{-3}$ to less than an order of $1 \times 10^{19} \text{cm}^{-3}$, and due to this fact, it was found that this film operates as a barrier against out-diffusion of hydrogen.

Also, in a reliability test, there occurs almost no change of electric properties, even by a high temperature and high humidity test, and reliability was also a sufficient one.

It is conceivable that this is because the silicon nitride film 22 is blocking against diffusion of alkaline ions from the glass substrate.

Also, in this embodiment, it becomes apparent from measurement of electric properties that, by thermal treatment of 600°C, hydrogen is diffused in polycrystalline silicon, and at the same time, activation of the source/drain region is possible.

[Third Embodiment]

On a glass substrate 21, with a plasma CVD method, by SiH_4/NH_3 mixture gas

English Translation of JP 03-95939

series, a silicon nitride film 22 was deposited by 1000Å. As conditions for deposition, by use of a parallel flat plate type plasma CVD apparatus, with conditions of SiH₄(10% H₂ dilution) flow rate 15sccm, NH₃ flow rate 10sccm, pressure 0.16 Torr, discharge power 3.5W, and substrate temperature 300°C, deposition was carried out for 35 minutes. In a silicon nitride film which was deposited under these conditions, as a result of IR (Infrared Radiation) analysis, it was found that hydrogen of about 10 atm% is contained.

Next, by a RF plasma CVD method, with SiH₂Cl₂/Hcl/H₂ mixture gas series, on the silicon nitride film 22, a polycrystalline silicon thin film 23 was deposited by 1000Å. As conditions for deposition, with SiH₂Cl₂ 0.9sccm, Hcl 130sccm, H₂ 200sccm, pressure 2.0 Torr, RF power 60W, and substrate temperature 230°C, it was deposited. Under these conditions, on the silicon nitride film 22, deposited was a polycrystalline silicon thin film whose grain size is about 1.0 μm.

Next, firstly, by a sputtering method, as a gate insulating film, a SiO₂ film was deposited by 200Å, and subsequently, as an insulating film which becomes a barrier against diffusion of hydrogen, by a plasma CVD method, a silicon nitride film was deposited by 300Å, and thereafter, a gate electrode 25 was formed. The reason that the SiO₂ film was deposited in advance is, as is known well, for preventing such deterioration because if the gate insulating film is configured by only the silicon nitride film, due to polarization in the film, electric properties of MOSFET are deteriorated.

Next, by an ion implantation method, P⁺ is implanted, and a source/drain region 26 was formed.

Next, in N₂ atmosphere, with 550°C, thermal treatment was carried out.

Next, as a protective film, by a plasma CVD method, a silicon nitride film was deposited by 5000Å.

Next, a contact was opened at a desired region, and an Al electrode 28 was formed.

In this embodiment, as the insulating film which becomes a barrier against diffusion of hydrogen, even if thickness of the silicon nitride film is made to be 300Å, density of hydrogen in the polycrystalline silicon thin film does not change at all as compared to the case that thickness of the silicon nitride film was made to be 5000Å.

Also, as to a case that a SiO₂ film of 5000Å was used as a protective film, there was no change of density of hydrogen, and from such fact, it was found that even the silicon nitride film of 300Å operates sufficiently as a barrier.

Also, as a gate insulating film, used was a 2 layer structure of a silicon nitride film and a silicon oxide film, but also as to this, as compared to the case that the SiO₂ film was used, change of electric properties was not almost confirmed.

English Translation of JP 03-95939

Also, in this embodiment, as a barrier film, used is the silicon nitride film by a plasma CVD method, but even if a silicon nitride film, which was deposited by a low-pressure CVD method, is used, there were the same advantages.

[Fourth Embodiment]

On a glass substrate 21, with a plasma CVD method, by SiH_4/NH_3 mixture gas series, a silicon nitride film 22 was deposited by 1000\AA . As conditions for deposition, by use of a parallel flat plate type plasma CVD apparatus, with conditions of SiH_4 (10% H_2 dilution) flow rate 15sccm , NH_3 flow rate 10sccm , pressure 0.16 Torr , discharge power 3.5W , and substrate temperature 300°C , deposition was carried out for 35 minutes. In a silicon nitride film which was deposited under these conditions, as a result of IR (Infrared Radiation) analysis, it was found that hydrogen of about $10\text{ atm}\%$ is contained.

Next, by a RF plasma CVD method, with $\text{SiH}_2\text{Cl}_2/\text{Hcl}/\text{H}_2$ mixture gas series, on the silicon nitride film 22, a polycrystalline silicon thin film 23 was deposited by 1000\AA . As conditions for deposition, with SiH_2Cl_2 0.9sccm , Hcl 130sccm , H_2 200sccm , pressure 2.0 Torr , RF power 60W , and substrate temperature 230°C , it was deposited. Under these conditions, on the silicon nitride film 22, deposited was a polycrystalline silicon thin film whose grain size is about $1.0\text{ }\mu\text{m}$.

Next, as a gate insulating film 24, subsequently, as an insulating film which becomes a barrier against diffusion of hydrogen, by a plasma CVD method, a silicon nitride oxide film was deposited by 500\AA , and thereafter, a gate electrode 25 was formed. It is possible, as is known well, that the silicon nitride oxide film has both properties of a silicon nitride film and a silicon oxide film, by selecting nicely a composition ratio of nitrogen and oxygen in the film. Here, by use of $\text{SiOH}_4/\text{NH}_3/\text{N}_2\text{O}$ mixture gas series, by optimizing conditions for deposition, the composition ratio of the film was made so that N atomic ratio to Si becomes 3, and O atomic ratio thereto becomes 2.

Next, by an ion implantation method, P^+ is implanted, and a source/drain region 26 was formed.

Next, in N_2 atmosphere, with 600°C , thermal treatment was carried out.

Next, as a protective film, by a plasma CVD method, a silicon nitride film was deposited by 5000\AA .

Next, a contact was opened at a desired region, and an Al electrode 28 was formed.

In this embodiment, as a second insulating film which becomes a barrier against diffusion of hydrogen, even if the silicon nitride oxide film was used, density of hydrogen in the polycrystalline silicon thin film does not change at all as compared to the case that the silicon nitride film was used.

English Translation of JP 03-95939

Also, as the gate insulating film, the silicon nitride oxide film was used, but also as to this, as compared to the case that the SiO_2 film was used, change of electric properties was not almost confirmed.

[Fifth Embodiment]

On a glass substrate 21, with a plasma CVD method, by SiH_4/NH_3 mixture gas series, a silicon nitride film 22 was deposited by 1000\AA . As conditions for deposition, by use of a parallel flat plate type plasma CVD apparatus, with conditions of SiH_4 (10% H_2 dilution) flow rate 15sccm , NH_3 flow rate 10sccm , pressure 0.16 Torr , discharge power 3.5W , and substrate temperature 400°C , deposition was carried out for 20 minutes.

Next, by a RF plasma CVD method, with $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ mixture gas series, on the silicon nitride film 22, a polycrystalline silicon thin film 23 was deposited by 1000\AA . As conditions for deposition, with SiH_2Cl_2 0.9sccm , HCl 130sccm , H_2 200sccm , pressure 2.0 Torr , RF power 60W , and substrate temperature 230°C , it was carried out. Under these conditions, on the silicon nitride film 22, deposited was a polycrystalline silicon thin film whose grain size is about $1.0\mu\text{m}$.

Next, by a sputtering method, as a gate insulating film, a SiO_2 film 24 was deposited by 500\AA , and thereafter, a gate electrode 25 was formed.

Next, by use of a parallel flat plate type plasma apparatus, hydrogen plasma was irradiated. As conditions for hydrogen plasma, with pressure 0.16 Torr , discharge output 600W , substrate temperature 300°C , and irradiation time 30min , it was carried out.

Next, by an ion implantation method, P^+ is implanted, and a source/drain region 26 was formed.

Next, as a second insulating film which becomes a barrier against diffusion of hydrogen, in the same manner as in the first insulating film 22, by a plasma CVD method, a silicon nitride film 27 was deposited by 5000\AA .

Next, in N_2 atmosphere, with 550°C , thermal treatment was carried out.

Next, a contact was opened at a desired region, and an Al electrode 28 was formed.

By comparison as to measurement of electric properties of MOSFET formed on the substrate in which the polycrystalline silicon thin film was directly formed on the glass substrate, in this embodiment and MOSFET which was formed by this embodiment, electron mobility becomes more than 2 times, and fluctuation band of threshold voltage was reduced to less than $1/2$.

It is conceivable that this is because, due to thermal treatment, hydrogen is diffused from hydrogen plasma into the polycrystalline silicon thin film 23, and it is trapped at a boundary face level which exists in a substrate boundary face and a crystal

English Translation of JP 03-95939

grain boundary in the polycrystalline silicon thin film 23, and the number of the level is reduced, and occurrence of a back channel at the substrate boundary face is suppressed, and potential barrier of grain boundary went down. This is apparent also from such a fact that, from a result of ESR (Electron Spin Resonance) measurement, density of dangling bond in the polycrystalline silicon thin film is reduced by more than 1 digit, due to thermal treatment.

Also, as to an effect of the silicon nitride films 22, 27 which become barriers against diffusion of hydrogen, for example, depending upon presence or absence of this silicon nitride film 27, density of hydrogen which exists in the polycrystalline silicon film 23 is reduced from an order of $1 \times 10^{20} \text{cm}^{-3}$ to less than an order of $1 \times 10^{19} \text{cm}^{-3}$, and due to this fact, it was found that this film operates as a barrier against out-diffusion of hydrogen.

Also, in a reliability test, there occurs almost no change of electric properties, even by a high temperature and high humidity test, and reliability was also a sufficient one.

It is conceivable that this is because the silicon nitride film 22 is blocking against diffusion of alkaline ions from the glass substrate.

[Sixth Embodiment]

On a glass substrate 21, with a plasma CVD method, by SiH_4/NH_3 mixture gas series, a silicon nitride film 22 was deposited by 1000\AA . As conditions for deposition, by use of a parallel flat plate type plasma CVD apparatus, with conditions of SiH_4 (10% H_2 dilution) flow rate 15 sccm , NH_3 flow rate 10 sccm , pressure 0.16 Torr , discharge power 3.5 W , and substrate temperature 400°C , deposition was carried out for 20 minutes.

Next, by a RF plasma CVD method, with $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ mixture gas series, on the silicon nitride film 22, a polycrystalline silicon thin film 23 was deposited by 1000\AA . As conditions for deposition, with SiH_2Cl_2 0.9 sccm , HCl 130 sccm , H_2 200 sccm , pressure 2.0 Torr , RF power 60 W , and substrate temperature 230°C , it was carried out. Under these conditions, on the silicon nitride film 22, deposited was a polycrystalline silicon thin film whose grain size is about $1.0 \mu\text{m}$.

Next, by a sputtering method, as a gate insulating film, a SiO_2 film 24 was deposited by 500\AA , and thereafter, a gate electrode 25 was formed.

Next, by an ion implantation method, hydrogen is implanted in an entire surface of the polycrystalline silicon thin film 23, with conditions of $1 \times 10^{16} \text{cm}^{-3}$, and acceleration voltage 20 keV .

Next, by an ion implantation method, P^+ is implanted, and a source/drain region 26 was formed.

Next, as a second insulating film which becomes a barrier against diffusion of

English Translation of JP 03-95939

hydrogen, in the same manner as in the first insulating film 22, by a plasma CVD method, a silicon nitride film 27 was deposited by 5000Å.

Next, in N₂ atmosphere, with 550°C, thermal treatment was carried out.

Next, a contact was opened at a desired region, and an Al electrode 28 was formed.

By comparison as to measurement of electric properties of MOSFET formed on the substrate in which the polycrystalline silicon thin film was directly formed on the glass substrate, in this embodiment and MOSFET which was formed by this embodiment, electron mobility becomes more than 2 times, and fluctuation band of threshold voltage was reduced to less than 1/2.

It is conceivable that this is because, due to thermal treatment, hydrogen is diffused from hydrogen plasma into the polycrystalline silicon thin film 23, and it is trapped at a boundary face level which exists in a substrate boundary face and a crystal grain boundary in the polycrystalline silicon thin film 23, and the number of the level is reduced, and occurrence of a back channel of grain boundary is suppressed, and potential barrier of grain boundary went down. This is apparent also from such a fact that, from a result of ESR (Electron Spin Resonance) measurement, density of dangling bond in the polycrystalline silicon thin film is reduced by more than 1 digit, due to thermal treatment.

Also, as to an effect of the silicon nitride films 22, 27 which become barriers against diffusion of hydrogen, for example, depending upon presence or absence of this silicon nitride film 27, density of hydrogen which exists in the polycrystalline silicon film 23 is reduced from an order of $1 \times 10^{20} \text{cm}^{-3}$ to less than an order of $1 \times 10^{19} \text{cm}^{-3}$, and due to this fact, it was found that this film operates as a barrier against out-diffusion of hydrogen.

Also, in a reliability test, there occurs almost no change of electric properties, even by a high temperature and high humidity test, and reliability was also a sufficient one.

It is conceivable that this is because the silicon nitride film 22 is blocking against diffusion of alkaline ions from the glass substrate.

As above, in this embodiment, with respect to a crystalline semiconductor thin film, as to the effect of large grain size polycrystalline silicon formed by a plasma CVD method which is proposed by this applicant, and polycrystalline silicon which was formed by crystallizing, by use of thermal treatment, amorphous silicon which was formed by a plasma CVD method, they shows the advantages, but it is needless to say that, even if used is another crystalline semiconductor thin film such as polycrystalline silicon which was formed by a low-pressure CVD method, one which was formed by annealing and recrystallizing amorphous silicon which was made to be amorphous by implanting Si⁺

English Translation of JP 03-95939

into polycrystalline silicon, large grain size polycrystalline silicon which this applicant is proposing in a patent application 62-73629, a patent application 62-73630 or single crystal silicon which was formed on such an amorphous substrate that this applicant is proposing in a patent application 63-107016, there were the same advantages.

[Advantage of the Invention]

An insulating film, which becomes a barrier against diffusion of hydrogen, is formed between a silicon thin film and a substrate, and in the silicon thin film, and further, thermal treatment is carried out, so that it was possible to reduce a boundary face level of a silicon thin film substrate boundary face, and to suppress a back channel effect, and it was possible to have electric properties of TFT improved, such as reduction of fluctuation band of threshold voltage, improvement of carrier mobility and so on.

Also, as an insulating film which becomes a barrier against diffusion of hydrogen, by use of a silicon nitride film, it was possible to block intrusion of alkaline ions such as Na^+ etc. from the substrate, and it was possible to have reliability of TFT improved.

As a result of this, it became possible to easily form TFT which is excellent at electric properties and reliability, on an inexpensive glass substrate.

4. Brief Description of the Drawings

Fig.1 is a cross sectional view for explaining features of this invention. Fig.2 is a cross sectional view of MOSFET which was formed by use of this invention. Fig.3 is a cross sectional view for explaining problems of the prior art.

11, 21, 31 ... substrate

12, 22, 32 ... first insulating film which becomes a barrier against diffusion of hydrogen

13, 23, 33 ... semiconductor thin film

14, 24, 34 ... second insulating film which becomes a barrier against diffusion of hydrogen

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.